

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

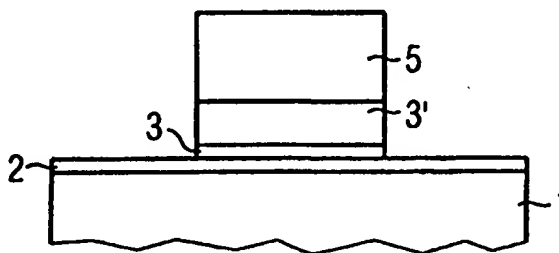
PCT

WELTORGANISATION FÜR GEISTIGES EIGENTUM
Internationales Büro



INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation : Nicht klassifiziert		A2	(11) Internationale Veröffentlichungsnummer: WO 00/41459 (43) Internationales Veröffentlichungsdatum: 20. Juli 2000 (20.07.00)
(21) Internationales Aktenzeichen: PCT/DE00/00047 (22) Internationales Anmeldedatum: 5. Januar 2000 (05.01.00) (30) Prioritätsdaten: 199 01 210.5 14. Januar 1999 (14.01.99) DE (71) Anmelder (für alle Bestimmungsstaaten ausser US): INFINEON TECHNOLOGIES AG [DE/DE]; St.-Martin-Strasse 53, D-81541 München (DE). (72) Erfinder; und (75) Erfinder/Anmelder (nur für US): SCHREMS, Martin [AT/DE]; Bruhmstrasse 4E, D-01465 Langebrück (DE). DRESCHER, Dirk [DE/DE]; Bergerstrasse 5, D-01465 Langebrück (DE). WURZER, Helmut [DE/DE]; Gertrud-Caspari-Strasse 11, D-01109 Dresden (DE). TEWS, Helmut [DE/US]; 26 Mill Bank Road, Poughkeepsie, NY 12603 (US). (74) Gemeinsamer Vertreter: INFINEON TECHNOLOGIES AG; Zedlitz, Peter, Postfach 22 13 17, D-80503 München (DE).		(81) Bestimmungsstaaten: CN, JP, KR, US, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE). Veröffentlicht Ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts.	
(54) Title: SEMICONDUCTOR ELEMENT AND METHOD FOR ITS PRODUCTION (54) Bezeichnung: HALBLEITERBAUELEMENT UND VERFAHREN ZU DESSEN HERSTELLUNG (57) Abstract <p>The invention relates to a semiconductor element with at least one layer of tungsten oxide (WO_x), optionally in a structured tungsten oxide (WO_x) layer. The inventive semiconductor element is characterized in that the relative permittivity (ϵ_r) of the tungsten oxide layer (WO_x) is higher than 50.</p> <p>(57) Zusammenfassung <p>Erfindungsgemäß wird ein Halbleiterbauelement mit zumindest einer Schicht aus Wolframoxid (WO_x), gegebenenfalls einer strukturierten Schicht aus Wolframoxid (WO_x), bereitgestellt. Das erfindungsgemäße Halbleiterbauelement ist dadurch gekennzeichnet, daß die relative Dielektrizitätskonstante (ϵ_r) der Wolframoxidschicht (WO_x) größer als 50 ist.</p></p>			



LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidshan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland	ML	Mali	TR	Türkei
BG	Bulgarien	HU	Ungarn	MN	Mongolei	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MR	Mauretanien	UA	Ukraine
BR	Brasilien	IL	Israel	MW	Malawi	UG	Uganda
BY	Belarus	IS	Island	MX	Mexiko	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	NE	Niger	UZ	Usbekistan
CF	Zentralafrikanische Republik	JP	Japan	NL	Niederlande	VN	Vietnam
CG	Kongo	KE	Kenia	NO	Norwegen	YU	Jugoslawien
CH	Schweiz	KG	Kirgisistan	NZ	Neuseeland	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	PL	Polen		
CM	Kamerun	KR	Republik Korea	PT	Portugal		
CN	China	KZ	Kasachstan	RO	Rumänien		
CU	Kuba	LC	St. Lucia	RU	Russische Föderation		
CZ	Tschechische Republik	LI	Liechtenstein	SD	Sudan		
DE	Deutschland	LK	Sri Lanka	SE	Schweden		
DK	Dänemark	LR	Liberia	SG	Singapur		
EE	Estland						

Beschreibung

Halbleiterbauelement und Verfahren zu dessen Herstellung

5 Die Erfindung betrifft ein Halbleiterbauelement und Verfahren zur dessen Herstellung. Die Erfindung betrifft insbesondere ein Halbleiterbauelement mit einem Gatedielektrikum eines Feldeffekttransistors und/oder mit einem sogenannten "storage node dielektrikum" in einer Speicherzelle.

10

Zur Erhaltung bzw. Steigerung der internationalen Wettbewerbsfähigkeit ist es notwendig, die Kosten, die zur Realisierung einer bestimmten elektronische Funktion aufzuwenden sind, ständig zu senken und somit die Produktivität kontinuierlich zu steigern. Der Garant für die Produktivitätssteigerung in den letzten Jahren waren und sind dabei die CMOS-Technologie bzw. die DRAM-Technologie. Dabei erreichten diese beiden Technologien die Produktivitätssteigerung durch fortschreitende Strukturverkleinerung.

20

Die fortschreitende Strukturverkleinerung der MOS-Transistoren bringt es jedoch mit sich, daß zur wirksamen Ansteuerung der Transistoren immer dünnere dielektrische Schichten als Gatedielektrika verwendet werden müssen. Wird, wie heute allgemein üblich, Siliziumdioxid als Gatedielektrikum verwendet, so müßte die Schichtdicke des Gatedielektrikums in einer 0,1-µm-Technologie weniger als 1,5 nm betragen.

Es ist jedoch sehr schwer, derartig dünne Siliziumdioxidschichten mit ausreichender Genauigkeit, reproduzierbar herzustellen. Abweichungen von nur 0,1 nm bedeuten Schwankungen in der Schichtdicke in der Größenordnung von 10%. Darüber hinaus kommt es bei derartig dünnen Siliziumdioxidschichten zu hohen Leckströmen durch die Siliziumdioxidschicht, da durch den Effekt des quantenmechanischen Tunnels die Ladungs-

30

träger die durch die Siliziumdioxidschicht erzeugte Potentialbarriere überwinden können.

Bei der Entwicklung von hochintegrierten Speicherbausteinen, muß die Zellkapazität einer einzelnen Speicherzelle trotz der fortschreitenden Miniaturisierung beibehalten oder sogar noch verbessert werden. Zur Erreichung dieses Ziels werden ebenfalls immer dünnere dielektrische Schichten, üblicherweise Siliziumoxid- bzw. Oxid-Nitrid-Oxidschichten (ONO), sowie gefaltete Kondensatorelektroden (Trench-Zelle, Stack-Zelle) verwendet. Jedoch kommt es auch bei der Reduzierung der Dicke des Speicherdielektrikums zu einer deutlichen Erhöhung der Leckströme (Tunnelströme) durch das Dielektrikum.

Es wurde daher vorgeschlagen, die üblichen Siliziumdioxidschichten bzw. Oxid-Nitrid-Oxid-Schichten durch Materialien mit einer höheren relativen Dielektrizitätskonstanten (ϵ_r) zu ersetzen. Mit einem derartigen Material können vergleichsweise dicke Schichten von mehr als 5 nm als Gatedielektrikum bzw. Speicherdielektrikum verwendet werden, die jedoch elektrisch einer Siliziumdioxidschicht von deutlich kleiner als 5 nm entsprechen. Die Dicke einer derartigen Schicht ist leichter zu kontrollieren und der Tunnelstrom durch die Schicht ist deutlich vermindert.

25

Als Materialien für das Gatedielektrikum wurden beispielsweise, ~~Titanoxid oder Tantalpentoxid~~ bzw. Schichtstapel aus ~~Oxid/Titanoxid oder Oxid/Tantalpentoxid~~ vorgeschlagen. Als Materialien für das Speicherdielektrikum kommen beispielsweise Bariumstrontiumtitanat (BST, $(\text{Ba}, \text{Sr})\text{TiO}_3$), Bleizirkonat-titanat (PZT, $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3$) bzw. Lanthan-dotiertes Bleizirkonat-titanat oder Strontiumwismuttantalat (SBT, $\text{SrBi}_2\text{Ta}_2\text{O}_9$) zum Einsatz.

30

Leider weisen diese Materialien für ihre neue Verwendungen jedoch eine Reihe von Nachteilen auf. So werden zur Herstellung eines Gatedielektrikums aus Titanoxid oder Tantalpentoxid üblicherweise CVD-Prozesse eingesetzt. Die so hergestellten Schichten weisen jedoch Verunreinigungen auf, die auf die bei den CVD-Verfahren verwendeten Prozeßgase zurückzuführen sind. Diese Verunreinigungen führen zu Ladungen und sogenannten "Traps" in den Schichten, die wiederum die Funktion des Transistors negativ beeinflussen. Außerdem ergeben diese Schichten bzw. Schichtstapel in der Regel keine ausreichende Erhöhung der Dielektrizitätskonstanten (ϵ_r).

Bei den neuen Materialien, die als Speicherdielektrikum eingesetzt werden, hat sich herausgestellt, daß sie zu den chemisch nur schwer oder nicht ätzbaren Materialien gehören, bei denen der Ätzabtrag, auch bei der Verwendung "reaktiver" Gase, überwiegend oder fast ausschließlich auf dem physikalischen Anteil der Ätzung beruht. Wegen der geringen oder fehlenden chemischen Komponente der Ätzung liegt der Ätzabtrag der zu strukturierenden Schicht in der selben Größenordnung wie der Ätzabtrag der Maske bzw. der Unterlage (Ätzstoppschicht), d.h. die Ätzselektivität zur Ätzmaske bzw. Unterlage ist im allgemeinen klein (zwischen etwa 0,3 und 3,0). Dies hat zur Folge, daß durch die Erosion von Masken mit geneigten Flanken und die unvermeidliche Facettenbildung (Abschrägung, Taperung) auf den Masken nur eine geringe Maßhaltigkeit der Strukturierung gewährleistet werden kann. Diese Facettierung beschränkt somit die bei der Strukturierung kleinsten erzielbaren Strukturgrößen sowie die erzielbare Steilheit der Profilflanken bei den zu strukturierenden Schichten.

Weiterhin sind zur Herstellung von BST-, PZT- oder SBT-Schichten komplizierte und teure Abscheideverfahren, sowie schwierig zu prozessierende Barrierenschichten wie Platin oder Rhutenium nötig. Bedingt durch eine mangelnde thermische

Stabilität können BST-Schichten darüber hinaus nicht für sogenannte "Deep Trench"-Kondensatoren verwendet werden.

Es ist daher eine der Aufgaben der vorliegenden Erfindung,
5 ein Halbleiterbauelement sowie ein Verfahren zu dessen Herstellung anzugeben, das die genannten Probleme vermeidet oder deutlich vermindert. Diese Aufgabe wird von dem Halbleiterbauelement gemäß Patentanspruch 1 sowie den Verfahren gemäß Patentanspruch 8, 9 sowie 15 gelöst.

10 Weitere vorteilhafte Ausführungsformen, Ausgestaltungen und Aspekte der vorliegenden Erfindung ergeben sich aus den Unteransprüchen der Beschreibung und den beiliegenden Zeichnungen.

15 Erfindungsgemäß wird ein Halbleiterbauelement mit zumindest einer Schicht aus Wolframoxid (WO_x), gegebenenfalls einer strukturierten Schicht aus Wolframoxid (WO_x), bereitgestellt. Das erfindungsgemäße Halbleiterbauelement ist dadurch gekennzeichnet,
20 zeichnet, daß die relative Dielektrizitätskonstante (ϵ_r) der Wolframoxidschicht (WO_x) größer als 50 ist.

Das erfindungsgemäße Halbleiterbauelement besitzt den Vorteil, daß sich mit Wolframoxidschichten (WO_x), beispielsweise
25 $x=2 - 3$) auf relativ einfache Weise sehr große relative Dielektrizitätskonstanten (ϵ_r) erzeugen lassen. Das erfindungsgemäße Halbleiterbauelement besitzt darüber hinaus den Vorteil, daß die bisher in der Halbleitertechnik eingesetzten Anlagen ebenfalls für die Erzeugung von Wolframoxidschichten
30 (WO_x) eingesetzt werden können. Speziell angepaßte und damit teure Anlagen müssen nicht verwendet werden. Das zur Erzeugung der Wolframoxidschichten (WO_x) eingesetzte Wolfram diffundiert nur sehr schlecht in Silizium, so daß sich bei dem erfindungsgemäßen Halbleiterbauelement nur ein geringes Kontaminationsrisiko ergibt. Die Anwendung von Wolframoxid-
35

5

schichten (WO_x) ist jedoch nicht nur auf die Siliziumtechnologie beschränkt, sondern diese Schichten können auch im Zusammenhang mit anderen Halbleitern beispielsweise GaAs verwendet werden.

5

Bevorzugt ist die Wolframoxidschicht (WO_x) als Speicher -, Gate-, Tunnel- oder STI-Liner-Dielektrikum eingesetzt.

Weiterhin ist bevorzugt, wenn die relative Dielektrizitätskonstante (ϵ_r) der Wolframoxidschicht größer als 100, insbesondere größer als 150 ist.

Gemäß einer weiteren Ausführungsform der vorliegenden Erfindung weist das Halbleiterbauelement zumindest einen Schichtstapel aus einer wolframhaltige Schicht und einer Wolframoxidschicht (WO_x), gegebenenfalls einen strukturierten Schichtstapel aus einer wolframhaltige Schicht und einer Wolframoxidschicht (WO_x), auf.

Weiterhin ist es bevorzugt, wenn das Halbleiterbauelement zumindest einen Schichtstapel aus einer Wolframoxidschicht (WO_x) und zumindest einer Barrierschicht, gegebenenfalls einen strukturierten Schichtstapel aus einer Wolframoxidschicht (WO_x) und zumindest einer Barrierschicht, aufweist.

25

Bevorzugt ist die wolframreiche Schicht aus Wolfram, Wolframsilizid, oder Wolframnitrid gebildet.

Weiterhin ist es bevorzugt, wenn die Barrierschicht aus Siliziumoxid, Siliziumnitrid, Oxynitrid, Wolframnitrid oder Titanitrid gebildet ist.

Weiterhin wird erfindungsgemäß ein Verfahren zur Herstellung eines Halbleiterbauelements, das eine Wolframoxidschicht auf-

6

weist, bereitgestellt. Das erfindungsgemäße Verfahren ist durch folgende Schritte gekennzeichnet:

- a) eine wolframhaltige Schicht wird bereitgestellt, und
 - b) die wolframhaltige Schicht wird in einer sauerstoffhaltigen Atmosphäre thermisch oxidiert, und
 - c) die Schicht aus Wolframoxid wird einer Wärmebehandlung bei einer Temperatur zwischen 550 bis 1100°C, bevorzugt 700 bis 1100°C, unterzogen, so daß eine Schicht aus Wolframoxid (WO_x) mit einer relativen Dielektrizitätskonstante (ϵ_r) größer als 50 erzeugt wird.
- Darüber hinaus wird erfindungsgemäß ein weiteres Verfahren zur Herstellung eines Halbleiterbauelements, das eine Wolframoxidschicht aufweist, bereitgestellt. Das erfindungsgemäße Verfahren ist durch folgende Schritte gekennzeichnet:
- a) eine wolframhaltige Schicht wird bereitgestellt, und
 - b) die wolframhaltige Schicht wird in einer sauerstoffhaltigen Atmosphäre thermisch oxidiert, so daß eine Schicht aus Wolframoxid (WO_x) mit einer relativen Dielektrizitätskonstante (ϵ_r) größer als 50 erzeugt wird.

~~Bevorzugt wird als wolframhaltige Schicht eine Schicht aus Wolfram, Wolframsilizid oder Wolframnitrid verwendet.~~

- Weiterhin ist es bevorzugt, wenn die wolframhaltige Schicht mit einem CVD-Verfahren oder einem PVD-Verfahren bereitgestellt wird.

- Weiterhin ist es bevorzugt, wenn die wolframhaltige Schicht bei Temperatur von 500 bis 1200°C thermisch oxidiert wird.

Gemäß einer weiteren Ausführungsform der vorliegenden Erfindung wird nach der thermischen Oxidation die Schicht aus Wolframoxid (WO_x) einer Wärmebehandlung bei einer Temperatur
5 zwischen 550 bis 1100°C, bevorzugt 700 bis 1100°C, unterzogen. Bevorzugt wird die Wärmebehandlung in einer inerten Atmosphäre durchgeführt.

Darüber hinaus wird erfindungsgemäß ein weiteres Verfahren
10 zur Herstellung eines Halbleiterbauelements, das eine Wolframoxidschicht aufweist, bereitgestellt. Das erfindungsgemäße Verfahren ist durch folgende Schritte gekennzeichnet:

a) eine Oberfläche des Halbleiterbauelements wird bereitge-
15 stellt;

b) Wolframfluorid und Wasser werden im gasförmigen Zustand auf die Oberfläche geführt, so daß eine Schicht aus Wolframoxid (WO_x) erzeugt wird.

20 Bevorzugt wird die Schicht aus Wolframoxid (WO_x) einer Wärmebehandlung bei einer Temperatur zwischen 550 bis 1100°C, bevorzugt 700 bis 1100°C, unterzogen. Dabei ist es insbesondere bevorzugt, wenn die Wärmebehandlung in einer inerten Atmo-
25 sphäre durchgeführt wird.

Zwar lassen sich Wolframoxidschichten deutlich leichter als beispielsweise ferroelektrische Schichten oder Platinschichten strukturieren. Trotzdem gehören Wolframoxidschichten zu
30 den Schichten, die sich, bei den üblichen Strukturierungsverfahren, im wesentlichen nur durch eine physikalischen Ätzkomponente ätzen lassen und die dementsprechend gegenüber anderen Schichten nur eine geringe Selektivität aufweisen. Daher ist es eine weitere Aufgabe der vorliegenden Erfindung ein
35 Verfahren zur Herstellung einer strukturierten Wolframoxid-

8

schicht anzugeben. Diese Aufgabe wird durch das Verfahren gemäß Anspruch 18 gelöst.

5 Dabei wird erfindungsgemäß ein Verfahren zur Herstellung einer strukturierten Wolframoxidschicht bereitgestellt. Das erfindungsgemäße Verfahren ist durch folgende Schritte gekennzeichnet:

- 10 a) eine Wolframoxidschicht wird bereitgestellt,
- b) auf die Wolframoxidschicht wird eine Maske aufgebracht, und
- 15 c) die Wolframoxidschicht wird entsprechend der Maske in einer oxidierenden Atmosphäre bei einer Temperatur größer als 130°C trocken geätzt, wobei die oxidierende Atmosphäre zumindest eine Halogenverbindung, insbesondere CF₄, aufweist.
- 20 Das erfindungsgemäße Verfahren besitzt den Vorteil, daß die Wolframoxidschicht im wesentlichen chemisch, auch ohne physikalische Ätzkomponente trocken geätzt werden kann. Dementsprechend weist das erfindungsgemäße Verfahren eine hohe Selektivität gegenüber anderen Materialien wie beispielsweise
- 25 Silizium oder Siliziumoxid auf.

Bevorzugt wird die Wolframoxidschicht gemäß einem Verfahren nach einem der Ansprüche 8 bis 16 erzeugt.

- 30 Weiterhin ist es bevorzugt, wenn die Maske eine Polysiliziummaske ist.

Darüber hinaus ist es bevorzugt, wenn die Ätztemperatur zwischen 200°C und 300°C, insbesondere etwa 250°C beträgt. Und

- 35 insbesondere ist bevorzugt, wenn der Anteil der Halogenver-

bindung in der oxidierenden Atmosphäre zwischen 1 und 10% beträgt.

Die Erfindung wird nachfolgend anhand von Figuren der Zeichnung näher dargestellt. Es zeigen:

Figuren 1 bis 4 eine schematische Darstellung einer Ausführungsform der erfindungsgemäßen Verfahren, und

Figuren 5 bis 6 eine schematische Darstellung einer weiteren Ausführungsform der erfindungsgemäßen Verfahren.

Figur 1 zeigt einen Ausschnitt eines Siliziumwafers mit einem Siliziumsubstrat 1. Der in Figur 1 gezeigte Zustand eines Siliziumwafers entspricht beispielsweise dem Zustand, den ein Siliziumwafer in einem Standard-CMOS Prozeß annimmt, nachdem die Wannen der CMOS-Transistoren und die Isolation (nicht gezeigt) der einzelnen Transistoren bereits erzeugt worden sind.

Auf die Oberfläche des Siliziumsubstrats 1 wird nun eine etwa 1 bis 5 nm dicke Siliziumdioxidschicht 2 als Barrierschicht. Diese Oxidschicht 2 kann beispielsweise durch eine thermische Oxidation erzeugt werden. Wird die thermische Oxidation in einer Atmosphäre durchgeführt, die zusätzlich NO- bzw. N₂O-Moleküle enthält, so läßt sich eine nitridierte Siliziumdioxidschicht 2 herstellen. Siliziumdioxidschichten weisen eine extrem niedrige Trapdichte auf, was positive Auswirkungen auf die Funktion des noch zu erzeugenden Transistors hat.

Wie bereits in der Einleitung erwähnt ist es schwierig, die Dicke einer solch dünnen Oxidschicht genau zu kontrollieren. Da diese Oxidschicht jedoch nur eine Vorstufe zur Erzeugung des eigentlichen Gatedielektrikums ist, können Schwankungen in der Schichtdicke der Oxidschicht 2 hingenommen werden, oh-

10

ne daß dies negative Auswirkungen auf die Funktion des noch zu erzeugenden Transistors hat.

Auf die Oxidschicht 2 wird nachfolgend eine wolframhaltige Schicht 3 aufgebracht. Diese wolframhaltige Schicht 3 kann eine reine Wolframschicht, eine Wolframnitrid- oder eine Wolframsilizidschicht sein. Die wolframhaltige Schicht 3 wird beispielsweise durch einen Sputterprozeß (PVD-Verfahren) oder durch eine CVD-Verfahren erzeugt.

10

Soll ein CVD-Verfahren verwendet werden, kann auf eine Reihe von Verfahren zurück gegriffen werden:

CVD W (auf Silizium, nicht selektiv)

15 z.B. $\text{WF}_6 + \text{SiH}_4 \rightarrow \text{W} + \text{Gase}$ (Keimschicht)
 z.B. $\text{WF}_6 + \text{H}_2 \rightarrow \text{W} + \text{Gase}$ (Bulkschicht)

CVD W (auf Silizium, selektiv zu Nitrid, Oxid):

 z.B. $2 \text{WF}_6 + 3 \text{Si} \rightarrow 2 \text{W} + 3 (\text{SiF}_4)$
20 (ein derartiges Verfahren wird von R.V.Joshi et al., in J.Appl.Phys. 71(3) Februar 1, 1992, pp. 1428 beschrieben)

 z.B. $\text{WF}_6 + \text{H}_2 \rightarrow \text{W} + \text{Gase}$

25 CVD WSi_x :

 z.B. $\text{WF}_6 + \text{SiH}_2\text{Cl}_2 \rightarrow \text{WSi}_x$ (z.B. $x=2-3$) + Gase
 (ebenfalls R.V.Joshi et al., J.Appl.Phys. 71(3) February 1, 1992, pp. 1428)

30 CVD WN (Wolframnitrid, z.B. W_2N):

 z.B. $4 \text{WF}_6 + \text{N}_2 + 12\text{H}_2$ (Plasma CVD) $\rightarrow 4 \text{W}_2\text{N} + 24 (\text{HF})$
 (z.B. bei einer Temperatur von 350-400°C)

Die Schichtdicke der so erzeugten wolframhaltigen Schicht 3
35 beträgt etwa 10 bis 20 nm. Die sich daraus ergebende Situation ist in Fig. 2 gezeigt.

Anschließend wird die wolframhaltige Schicht 3 durch eine thermische Oxidation in eine Wolframoxidschicht 3' umgewandelt. Die Umwandlung findet in einer Sauerstoffatmosphäre (beispielsweise O_2 oder H_2O) bei einer Temperatur von 500 bis 1200°C statt. Bei der Verwendung einer reinen Wolframschicht oder der Verwendung einer Wolframsilizidschicht sollte die Temperatur etwa 600°C nicht übersteigen oder eine sogenannte "low thermal budget" RTO ("Rapid Thermal Oxidation") durchgeführt werden, um zu verhindern, daß Silizium in die wolframhaltige Schicht 3 eindiffundiert und eine Oxidation der wolframhaltigen Schicht 3 verhindert wird.

Die thermische Oxidation der wolframhaltigen Schicht 3 führt zu einer Wolframoxidschicht 3', die kaum Verunreinigungen und die eine relative Dielektrizitätskonstante (ϵ_r) größer als 50 aufweist. Die Schichten und die Prozeßparameter können dabei so gewählt werden, daß die wolframhaltigen Schicht 3 vollständig in die Wolframoxidschicht 3' umgewandelt wird oder daß ein Teil der wolframhaltigen Schicht 3 nicht oxidiert wird.

Durch eine nachfolgende Wärmebehandlung bei einer Temperatur von etwa 550 bis 1100°C in einer inerten Atmosphäre läßt sich eine Wolframoxidschicht 3' (WO_x , beispielsweise $x=2 - 3$) in einer kristallinen oder gesinterten Phase (beispielsweise Phasen mit einer orthorhombischen oder tetragonalen Symmetrie) erzeugen. Diese Wärmebehandlung kann bereits direkt im Anschluß an die Erzeugung der Wolframoxidschicht 3' erfolgen. Sie kann aber auch erst in einem späteren Prozeßschritt in der Herstellung einer integrierten Schaltung durchgeführt werden.

Der in Fig. 3 gezeigte Schichtstapel ist sehr gut für die Verwendung in einem MOS-Transistor geeignet, da, wie bereits

erwähnt, die Siliziumdioxidschicht 2 (Barriereschicht) eine extrem niedrige Trapdichte aufweist. Für ein Speicherdielektrikum ist dies nicht unbedingt erforderlich, so daß für diese Anwendung auf die Siliziumdioxidschicht 2 auch verzichtet werden kann. Der nach der thermischen Oxidation gegebenenfalls noch übrig gebliebenen Teil der wolframreichen Schicht 3 (beispielsweise Wolframnitrid) übernimmt dann die Funktion einer (leitenden) Barriereschicht. Auf diese Weise ist eine sehr große Kapazität mit einer einfachen und kostengünstigen Prozeßführung erzielbar. Ein entsprechender Schichtstapel aus einer leitenden Wolframnitridschicht 2 (Barriereschicht und unter Elektrode), Wolframoxidschicht 3' und einer leitenden Wolframnitridschicht 4 (obere Elektrode) auf einem Siliziumsubstrat 1 ist in Figur 7 gezeigt.

Es folgt die Erzeugung einer leitenden Schicht 4 auf der Wolframoxidschicht 3'. Die sich daraus ergebende Situation ist in Fig. 3 gezeigt. Je nach verwendetem Prozeß kann vor der leitenden Schicht 4 jedoch noch eine weitere Barriereschicht beispielsweise eine Wolframnitridschicht (nicht gezeigt) abgeschieden werden. Die leitende Schicht 4 bildet beispielsweise die Gateelektrode eines MOS-Transistors und besteht üblicherweise aus dotiertem Polysilizium.

Es folgt eine Phototechnik, bei der die Polysiliziumschicht 4 strukturiert wird, so daß die Gatebahnen 5 erzeugt werden. Die Gatebahnen 5 bilden wiederum eine Maske zur nachfolgenden Ätzung der Wolframoxidschicht 3'. Als Ätzgas wird eine Mischung aus CF_4 und O_2 verwendet. Die Temperatur der Ätzung beträgt etwa 250°C . Dabei wird das Ätzgas durch eine HF-Einkopplung oder eine Mikrowellenanregung zur Bildung eines Plasmas angeregt. Das Verhältnis von CF_4 zu O_2 beträgt etwa 2% zu 98%.

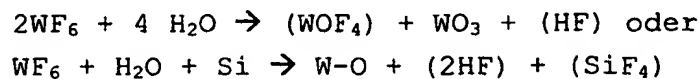
13

Für die Ätzung selbst ist das frei werdende Fluor und die damit verbunden Reaktion des Wolframoxids mit dem Fluor verantwortlich. Es bilden sich flüchtige Wolfram-Fluor-Verbindungen. Der Sauerstoff übernimmt die Aufgabe als Passivator für das (Poly) Silizium. Durch Sauerstoff bildet sich SiO₂ dessen Bindungsenergie (ohne den Einsatz von zusätzlicher Ionenenergie) zu hoch ist um durch den geringen Fluoranteil signifikant geätzt zu werden. Die Ätzung der Wolframoxidschicht erfolgt daher sehr selektiv zu (Poly)Silizium bzw. zu Siliziumoxid. Die daraus ergebende Situation ist in Figur 4 gezeigt.

Der Prozeß zur Herstellung des Transistors kann dann gemäß einem Standard-CMOS Verfahren fortgesetzt werden, um den vollständigen Transistor zu erzeugen. Diese Schritte sind an sich bekannt, so daß auf sie nicht weiter eingegangen werden muß.

Figur 5 zeigt einen Ausschnitt eines Siliziumwafers mit einem Siliziumsubstrat 1. Der in Figur 5 gezeigte Zustand eines Siliziumwafers entspricht wiederum dem Zustand, den ein Siliziumwafer in einem Standard-CMOS Prozeß annimmt, nachdem die Wannen der CMOS-Transistoren und die Isolation (nicht gezeigt) der einzelnen Transistoren bereits erzeugt worden sind.

~~Auf das Siliziumsubstrat 1 wird nachfolgend direkt eine Wolframoxidschicht 3' aufgebracht. Diese Wolframoxidschicht 3' wird durch eine CVD-Verfahren erzeugt. Dazu werden Wolframfluorid und Wasser im gasförmigen Zustand als Precusoren auf die Substratoberfläche geführt:~~



14

Dies führt zur Abscheidung einer etwa 2 bis 20 nm dicke Wolframoxidschicht 3'.

5 Durch eine nachfolgende Wärmebehandlung bei einer Temperatur von etwa 550 bis 1100°C in einer inerten Atmosphäre läßt sich eine Wolframoxidschicht 3' (WO_x , beispielsweise $x=2 - 3$) in einer kristallinen oder gesinterten Phase (beispielsweise Phasen mit einer orthorhombische oder tetragonalen Symmetrie) erzeugen. Diese Wärmebehandlung kann bereits direkt im Anschluß an die Erzeugung der Wolframoxidschicht 3' erfolgen.
10 Sie kann aber auch erst in einem späteren Prozeßschritt in der Herstellung einer integrierten Schaltung durchgeführt werden. Die sich daraus ergebende Situation ist in Fig. 5 gezeigt.

15

Es folgt die Erzeugung einer leitenden Schicht auf der Wolframoxidschicht 3'. Je nach verwendetem Prozeß kann vor der leitenden Schicht jedoch noch eine weitere Barrierschicht beispielsweise eine Wolframnitridschicht (nicht gezeigt) abgeschieden werden.
20 Die leitenden Schicht und die Wolframoxidschicht 3' können dann wiederum, wie bereits in Zusammenhang mit Figur 4 beschrieben strukturiert werden. Die sich daraus ergebende Situation ist in Fig. 6 gezeigt.

Patentansprüche

1. Halbleiterbauelement mit zumindest einer Schicht aus Wolframoxid (3'),
5 dadurch gekennzeichnet, daß
die relative Dielektrizitätskonstante (ϵ_r) der Wolframoxidschicht (3') größer als 50 ist.
2. Halbleiterbauelement nach Anspruch 1,
10 dadurch gekennzeichnet, daß
die Wolframoxidschicht (3') als Speicher -, Gate -, Tunnel- oder STI-Liner-Dielektrikum eingesetzt ist.
3. Halbleiterbauelement nach Anspruch 1 oder 2,
15 dadurch gekennzeichnet, daß
die relative Dielektrizitätskonstante (ϵ_r) der Wolframoxidschicht (3') größer als 100, insbesondere größer als 150 ist.
4. Halbleiterbauelement nach einem der Ansprüche 1 bis 3,
20 dadurch gekennzeichnet, daß
das Halbleiterbauelement zumindest einen Schichtstapel aus einer wolframhaltige Schicht (3) und einer Wolframoxidschicht (3') aufweist.
- 25 5. Halbleiterbauelement nach einem der Ansprüche 1 bis 4,
dadurch gekennzeichnet, daß
das Halbleiterbauelement zumindest einen Schichtstapel aus einer Wolframoxidschicht (3') und zumindest einer Barrierschicht (2) aufweist.
- 30 6. Halbleiterbauelement nach Anspruch 4 oder 5,
dadurch gekennzeichnet, daß
die wolframreiche Schicht (3) aus Wolfram, Wolframsilizid, oder Wolframnitrid gebildet ist.

16

7. Halbleiterbauelement nach Anspruch 5 oder 6,
dadurch gekennzeichnet, daß
die Barrierschicht (2) aus Siliziumoxid, Siliziumnitrid,
Oxynitrid, Wolframnitrid oder Titannitrid gebildet ist.

5

8. Verfahren zur Herstellung eines Halbleiterbauelements, das
eine Wolframoxidschicht aufweist, mit den Schritten:

a) eine wolframhaltige Schicht wird bereitgestellt, und

10

b) die wolframhaltige Schicht wird in einer sauerstoffhaltigen
Atmosphäre thermisch oxidiert, so daß eine Schicht aus
Wolframoxid (WO_x) mit einer relativen Dielektrizitätskon-
stante (ϵ_r) größer als 50 erzeugt wird.

15

8. Verfahren zur Herstellung eines Halbleiterbauelements, das
eine Wolframoxidschicht aufweist, mit den Schritten:

a) eine wolframhaltige Schicht wird bereitgestellt, und

20

b) die wolframhaltige Schicht wird in einer sauerstoffhaltigen
Atmosphäre thermisch oxidiert, und

c) die Schicht aus Wolframoxid wird einer Wärmebehandlung bei
einer Temperatur zwischen 550 bis 1100°C, bevorzugt 700
bis 1100°C, unterzogen, so daß eine Schicht aus Wolfra-
moxid (WO_x) mit einer relativen Dielektrizitätskonstante
(ϵ_r) größer als 50 erzeugt wird.

25

30 9. Verfahren zur Herstellung eines Halbleiterbauelements, das
eine Wolframoxidschicht aufweist, mit den Schritten:

a) eine wolframhaltige Schicht wird bereitgestellt, und

17

b) die wolframhaltige Schicht wird in einer sauerstoffhaltigen Atmosphäre thermisch oxidiert, so daß eine Schicht aus Wolframoxid (WO_x) mit einer relativen Dielektrizitätskonstante (ϵ_r) größer als 50 erzeugt wird.

5

10. Verfahren nach Anspruch 8 oder 9,
dadurch gekennzeichnet, daß
als wolframhaltige Schicht eine Schicht aus Wolfram, Wolframsilizid oder Wolframnitrid verwendet wird.

10

11. Verfahren nach einem der Ansprüche 8 bis 10,
dadurch gekennzeichnet, daß
die wolframhaltige Schicht mit einem CVD-Verfahren oder einem PVD-Verfahren bereitgestellt wird.

15

12. Verfahren nach einem der Ansprüche 8 bis 11,
dadurch gekennzeichnet, daß
die wolframhaltige Schicht bei Temperatur von 500 bis 1200°C thermisch oxidiert wird.

20

13. Verfahren nach einem der Ansprüche 9 bis 11,
dadurch gekennzeichnet, daß
nach der thermischen Oxidation die Schicht aus Wolframoxid (WO_x) einer Wärmebehandlung bei einer Temperatur zwischen 550
25 bis 1100°C, bevorzugt 700 bis 1100°C, unterzogen wird.

14. Verfahren nach einem der Ansprüche 9 bis 12,
dadurch gekennzeichnet, daß
die Wärmebehandlung in einer inerten Atmosphäre durchgeführt
30 wird.

15. Verfahren zur Herstellung eines Halbleiterbauelements,
das eine Wolframoxidschicht aufweist, mit den Schritten:

18

a) eine Oberfläche des Halbleiterbauelements wird bereitgestellt;

5 b) Wolframfluorid und Wasser werden im gasförmigen Zustand auf die Oberfläche geführt, so daß eine Schicht aus Wolframoxido (WO_x) erzeugt wird.

16. Verfahren nach Anspruch 15,
dadurch gekennzeichnet, daß
10 die Schicht aus Wolframoxido (WO_x) einer Wärmebehandlung bei einer Temperatur zwischen 550 bis 1100°C, bevorzugt 700 bis 1100°C, unterzogen wird.

17. Verfahren nach Anspruch 16,
15 dadurch gekennzeichnet, daß die Wärmebehandlung in einer inerten Atmosphäre durchgeführt wird.

18. Verfahren zur Herstellung einer strukturierten Wolframoxidschicht mit den Schritten:
20

a) eine Wolframoxidschicht wird bereitgestellt,

b) auf die Wolframoxidschicht wird eine Maske aufgebracht,
25 und

c) die Wolframoxidschicht wird entsprechend der Maske in einer oxidierenden Atmosphäre bei einer Temperatur größer als 130°C trocken geätzt, wobei die oxidierende Atmosphäre
30 zumindest eine Halogenverbindung, insbesondere CF_4 , aufweist.

19. Verfahren nach Anspruch 18,
dadurch gekennzeichnet, daß

19

die Wolframoxidschicht gemäß einem Verfahren nach einem der Ansprüche 8 bis 17 erzeugt wird.

20. Verfahren nach einem der Ansprüche 18 bis 19,

5 d a d u r c h g e k e n n z e i c h n e t , d a ß
die Maske eine Polysiliziummaske ist.

21. Verfahren nach einem der Ansprüche 18 bis 20,

d a d u r c h g e k e n n z e i c h n e t , d a ß
10 die Ätztemperatur zwischen 200°C und 300°C, insbesondere etwa
250°C beträgt.

22. Verfahren nach einem der Ansprüche 18 bis 21,

d a d u r c h g e k e n n z e i c h n e t , d a ß
15 der Anteil der Halogenverbindung in der oxidierenden Atmo-
sphäre zwischen 1 und 10% beträgt.

1/2

FIG 1



FIG 2

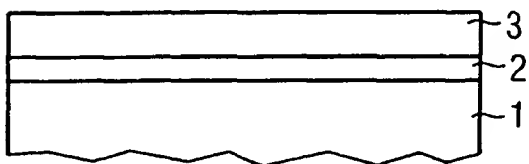
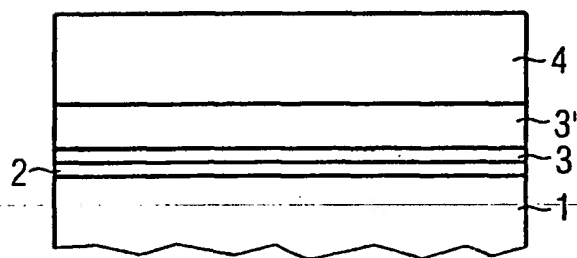


FIG 3



2/2

FIG 4

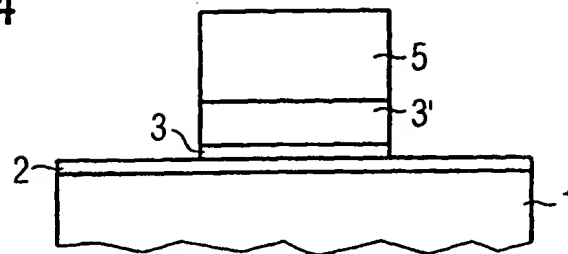


FIG 5

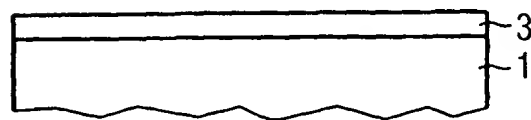


FIG 6

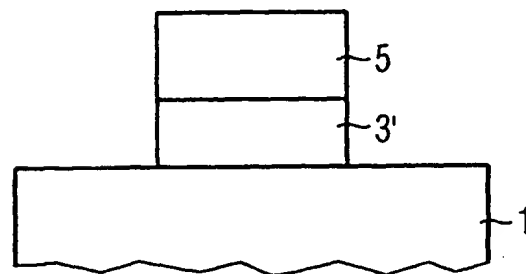


FIG 7

